

4/3/1DIALOG(R) File 351:Derwent
(c) 2000 Derwent Info Ltd. All rts. reserv.

012333100 **Image available**

WPI Acc No: 1999-139207/199912

XRPX Acc No: N99-102205

High speed cell searching system for CDMA cellular system - performs in phase addition to multiple symbols using polar combination of correlator, when orthogonal code is detected from multiple symbols

Patent Assignee: NEC CORP (NIDE)

Inventor: MARU T; TSUGUO M

Number of Countries: 003 Number of Patents: 003

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11008607	A	19990112	JP 97158460	A	19970616	199912 B
AU 9871868	A	19981217	AU 9871868	A	19980615	199912
GB 2329307	A	19990317	GB 9813016	A	19980616	199913

Priority Applications (No Type Date): JP 97158460 A 19970616

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

JP 11008607	A	9		H04J-013/00	
-------------	---	---	--	-------------	--

AU 9871868	A			H04Q-007/22	
------------	---	--	--	-------------	--

GB 2329307	A			H04B-001/707	
------------	---	--	--	--------------	--

Best Available Copy

MENU

SEARCH

INDEX

DETAIL

NEXT

1/4



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 11008607

(43)Date of publication of application: 12.01.1999

(51)Int.Cl.

H04J 13/00

H04B 7/26

(21)Application number: 09158460

(71)Applicant:

NEC CORP

(22)Date of filing: 16.06.1997

(72)Inventor:

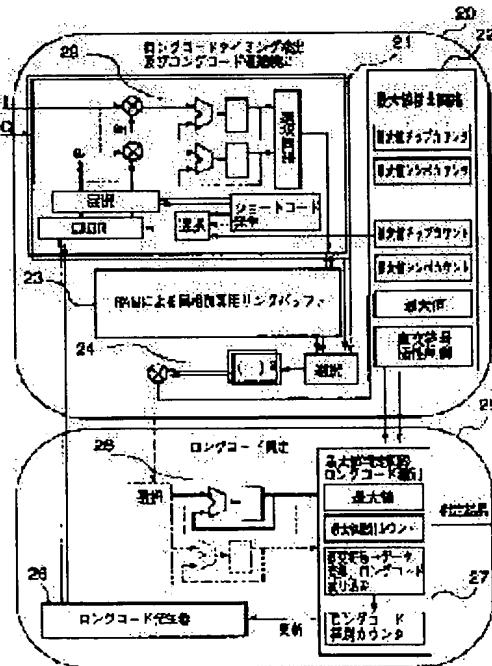
MARU TSUGIO

(54) HIGH SPEED CELL SEARCHING SYSTEM FOR CDMA

(57)Abstract:

PROBLEM TO BE SOLVED: To enable cell search at a high speed by making data obtained by forming an orthogonal code through the use of a polarity of plural symbols spread by a spreading signal as a down signal and performing common-mode addition by means of a correlation device with the combination of polarities codes extending the plural symbols at the time of detecting.

SOLUTION: A correlating part 21 is provided with a short code generating circuit and outputs a correlated value obtained by the correlating device 29 to a ring buffer for common-mode addition by RAM. The buffer 23 common-mode-adds the combination of the polarities the orthogonal code can make by an orthogonal code polarity control circuit inside a maximum value detecting circuit 22. The common-mode-added value of a group I and a group Q obtained as the result is transformed to power by a square sub circuit 24 to be added to the circuit 22 and a chip counter and a symbol counter houses a chip position and a symbol position with maximum values and the polarity



of the orthogonal code at the time in a maximum value register and outputs residual values to a long code identifier 25.

LEGAL STATUS

[Date of request for examination] 16.06.1997
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 2861985
[Date of registration] 11.12.1998
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C) 1998 Japanese Patent Office

MENU

SEARCH

INDEX

DETAIL

NEXT

(19)日本国特許庁 (JP)

(12) 特許公報 (B2)

(11)特許番号

第2861985号

(45)発行日 平成11年(1999)2月24日

(24)登録日 平成10年(1998)12月11日

(51)Int.Cl.⁶
H 0 4 J 13/00
H 0 4 B 7/26

識別記号

F I
H 0 4 J 13/00
H 0 4 B 7/26A
N

請求項の数10(全 9 頁)

(21)出願番号 特願平9-158460
 (22)出願日 平成9年(1997)6月16日
 (65)公開番号 特開平11-8607
 (43)公開日 平成11年(1999)1月12日
 審査請求日 平成9年(1997)6月16日

(73)特許権者 000004237
 日本電気株式会社
 東京都港区芝五丁目7番1号
 (72)発明者 丸 次夫
 東京都港区芝五丁目7番1号 日本電気
 株式会社内
 (74)代理人 弁理士 鈴木 弘男
 審査官 石井 研一

最終頁に続く

(54)【発明の名称】 CDMA用高速セルサーチ方式

1

(57)【特許請求の範囲】

【請求項1】 CDMAセルラシステムに用いられる移動局において、搬送波同期確立前で拡散符号の同期を確立する際、ショートコードと呼ばれる拡散符号によって拡散されたシンボルを複数個(以下M個とする)有し、そのM個のシンボルの極性を用いて直交符号を形成したデータを下り信号として有し、該直交符号の検出に際し、その符号を構成する複数シンボル(M個)に渡ってその符号が取りうる極性の組み合わせを有する相関器により同相加算を行うことを特徴とするCDMA用高速セルサーチ方式。

【請求項2】 各基地固有のロングコードと呼ばれる符号により基地局間非同期システムを実現したCDMAシステムにおいて、前記直交符号によって構成されるデータは基地局を特定する為の情報を含み、その情報を元に

2

ロングコードの絞り込み或いはロングコードの特定をすることを特徴とする請求項1に記載のCDMA用高速セルサーチ方式。

【請求項3】 前記直交符号の内の1つのコードをヘッダーとして使用することを特徴とする請求項2に記載のCDMA用高速セルサーチ方式。

【請求項4】 前記直交符号で決められた極性の組み合せにより受信したM個のシンボルデータをI系統、Q系統でそれぞれ加算し、その二乗和又は振幅成分の最大値をもって受信した直交ベクトルを特定することを特徴とし、その1回の繰り返しで得られるデータを元にロングコードの絞り込み或いは識別を行うことを特徴とする請求項2に記載のCDMA用高速セルサーチ方式。

【請求項5】 I系統、Q系統それぞれ直交符号に対応する極性で加算出来るMタップのリンクバッファを持

ち、シンボルレートで該リングバッファの内容を更新し
その加算結果を直交ベクトルの特定に使用することを特徴とする請求項1に記載のCDMA用高速セルサーチ方式。

【請求項6】Mシンボルのフレーム位置特定の為、バーカー系列を用いたことを特徴とする請求項2に記載のCDMA用高速セルサーチ方式。

【請求項7】シリアルサーチ、パラレルサーチ、或いはシリアル・パラレル混在サーチに前記機能を適用した請求項1～5のいずれか1項に記載のCDMA用高速セルサーチ方式。

【請求項8】直交ベクトルのし回の繰り返しによって形成される符号に冗長度を持たせ、検出出来なかった箇所の修復を行う機能を付加した請求項1～5のいずれか1項に記載のCDMA用高速セルサーチ方式。

【請求項9】Mシンボルの同相加算に際し、搬送波周波数偏差を仮定した重み付け、極性付けを行った系列を用意し、その相関をみて最大のものを選択することにより、周波数偏差のある同相加算に対応することが出来る様にしたことを特徴とする請求項1～8のいずれか1項に記載のCDMA用高速セルサーチ方式。

【請求項10】Mシンボルの同相加算に際し、搬送波周波数偏差を仮定した重み付け、極性付けを行った系列を用意する際、極性のみで近似したことを特徴とする請求項1に記載のCDMA用高速セルサーチ方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、CDMA用高速セルサーチ方式に関し、目的信号成分電力に比較して干渉波成分電力が大きいCDMA通信方式に用いられる高速サーチ回路に関するものであり、更に詳しく述べると、複数の信号に渡って同期加算を行うことによってS/Nを上げてサーチを行うと共に、ロングコードの識別やロングコードの絞り込みを直交符号を用いて行うものである。

【0002】

【従来の技術】CDMAセルラシステムでは、移動局は搬送波やクロック同期を確立する前に拡散符号系列の同期を確立する必要がある。この符号同期を確立するのに長時間かかる可能性があり、これを短くすることがCDMAの重要な課題となっている。

【0003】

【発明が解決しようとする課題】本発明は、その内の以下の2つの問題を解決する為に考え出されたものである。

【0004】移動局は接続セルを検出するセルサーチを拡散符号の初期同期の仮定で行う。

【0005】従来、IS-95に代表される基地局間同期システムでは、各基地局はある決められたオフセット量(拡散符号のどこから開始するかを決める値)で同期

して流れており、各基地局が共通の拡散符号を用いることが可能であり、移動局は1種類の拡散符号のみのサーチでよいのでサーチ時間の短縮が可能であった。

【0006】しかしこの方法を使用するには、基地局間で同期をとる必要があり、その為には外部のシステムを必要とした。

【0007】この為、外部のシステムを必要としない基地局間非同期システムが望まれている。しかしながら、基地局間が非同期である為、1つの拡散符号を各基地局が共有する事が出来ない。その為、異なる種類の拡散符号を各基地局が用いる事になるが、初期同期の過程で全ての種類の拡散符号のサーチを必要としサーチ時間の増大を招くといった欠点があった。

【0008】また、ビタビプロセッサによる符号化利得によって畳み込み符号化されている情報についてのデータ品質は良いが、拡散符号系列の同期確立時にはデータの読み込み前であるのでビタビプロセッサは働かず、符号化利得のない状態で検出することになる。同期確立が完結しなければ搬送波同期も何も始まらないのであるから、この符号化利得のない状態でも品質よく検出する必要がある。即ち、誤検出をする確率があると、サーチの繰り返しが起こりサーチ時間の増大を招くといった欠点があった。

【0009】本発明は、上述の目的信号電力に比較して干渉波電力が大きいCDMAに用いられるサーチ方式に関するものであり、更に詳しく述べるとショートコードのみで拡散されたロングコードマスクシンボルを用いて高速サーチを行うロングコードマスク方式のセルサーチに関するものである。

【0010】ここで、ロングコードマスク方式とはCDMA基地局間非同期セルラシステムにおいて一定周期でロングコード拡散をマスクし、ショートコードのみで拡散されたシンボル(マスクシンボル)を有する構成で、移動局はこのマスクシンボルを用いて高速なセルサーチを実現しようとする方式である(電子通信情報学会無線通信システム研究会の信学技報 RCS 96-74に記載有り)。

【0011】今まで発表されているロングコードマスク方式は、マスクシンボルを利用してロングコードのタイミングを検出し、その後通常のスライディング相関器を用いてロングコードの識別を行うというものである。従って例えば収容ユーザー数が増え干渉波電力が大きくなると誤検出する確率が増加してサーチの繰り返しが発生しサーチ時間の増大を招くといった欠点があった。更に、識別するロングコードの数が多いとその分サーチ時間の増大を招くといった欠点があった。

【0012】これに対して本発明は、ロングコードのマスクシンボルM個のし回の繰り返しによってロングコードの識別或いは絞り込みを出来る様にし、更にM個のシンボルに渡って同相加算を行うことによりS/NRを向上

させ誤り確率の低減を計りながら早い段階でのロングコードの特定或いは絞り込みを行い、高速セルサーチを実現したものである。

【0013】更に本発明は、基地局固有のロングコードと呼ばれる符号によって基地局毎に拡散を行うことによって基地局間非同期システムを実現したCDMAシステムにおいて、M個のシンボルによって構成される直交符号により構成されるデータに基地局を特定する為の情報を含ませ、その情報を元にロングコードの絞り込み或いはロングコードの特定を行うことが出来るので高速セルサーチを実現したものである。

【0014】更に本発明は、I系統、Q系統を持つ直交復調に適応することが可能で、同相加算した後電力加算を行い更に高速セルサーチを可能としたものである。

【0015】更に本発明は、直交符号に対応する極性で加算するリングバッファにより、少ない回路規模で実現出来るので、低消費電力化に適した構成が可能である。

【0016】更に本発明は、フレーム位置特定にバーカー系列を用いることも出来るので、直交符号によって構成されるデータを誤ってフレーム同期信号と誤検出することもない。

【0017】更に本発明は、シリアルサーチ、パラレルサーチ、或いはシリアル・パラレル混在サーチに適用することが可能で、実現可能な回路規模に応じてパラレル度、即ちサーチ検出時間を選ぶことが出来、設計に柔軟性を持たせることが出来る。

【0018】更に本発明は、Mシンボルによる直交符号のL回の繰り返しによって構成されるデータ中に冗長度を待たせることによりフェージング等で欠損したロングコード特定用データを修復出来、サーチのリトライを減少させ全体としてサーチ時間の短縮が可能である。

【0019】更に本発明は、移動局における初期同期、即ち、搬送波やクロック同期を確立する前に拡散符号系列の同期を確立する必要があるが、搬送波周波数偏差がある状態でも比較的小規模な回路で周波数偏差に対応した同相加算により、高速サーチが可能可能である。

【0020】

【課題を解決するための手段】本発明のCDMA用サーチ方式は、移動局において搬送波同期確立前で拡散符号の同期を確立する際に、ショートコードと呼ばれる拡散符号によって拡散されたシンボルを複数個（M個とする）用意し、そのM個のシンボルの極性を用いて直交符号を形成したデータを下り信号とし、該直交符号の検出に際し、その符号を構成する複数シンボル（M個）に渡ってその符号が取りうる極性の組み合わせを有する相関器により同相加算を行うことを特徴として構成される。

【0021】更に本発明は、基地局固有のロングコードと呼ばれる符号によって基地局間非同期システムを実現したCDMAシステムにおいて、前記直交符号によって構成されるデータは基地局を特定する為の情報を含み、

その情報を元にロングコードの絞り込み或いはロングコードの特定をすることを特徴として構成される。

【0022】更に本発明は、前記直交符号の内の1つのコードをヘッダーとして使用することを特徴として構成される。

【0023】更に本発明は、前記直交符号で決められた極性の組み合わせにより受信したM個のシンボルデータをI系統、Q系統でそれぞれ加算し、その二乗和又は振幅成分の最大値をもって受信した直交ベクトルを特定する10ことを特徴とし、そのL回の繰り返しで得られるデータを元にロングコードの絞り込み或いは識別を行うことを特徴として構成される。

【0024】更に本発明は、I系統、Q系統それぞれ直交符号に対応する極性で加算出来るMタップのリングバッファを持ち、シンボルレートで該リングバッファのないようを更新し、その加算結果を直交ベクトルの特定に使用することを特徴として構成される。

【0025】更に本発明は、Mシンボルのフレーム位置特定の為、バーカー系列を用いたことを特徴として構成される。

【0026】更に本発明は、シリアルサーチ、パラレルサーチ、或いはシリアル・パラレル混在サーチに前記機能を適用したことを特徴として構成される。

【0027】更に本発明は、直交ベクトルのL回の繰り返しによって形成される符号に冗長度を持たせ、検出出来なかった箇所の修復を行う機能を附加したことを特徴として構成される。

【0028】更に本発明は、Mシンボルの同相加算に際し、搬送波周波数偏差を仮定した重み付け、極性付けを行った系列を用意し、その相関をみて最大のものを選択することにより、周波数偏差のある同相加算に対応することが出来る様にしたことの特徴として構成される。

【0029】更に本発明は、Mシンボルの同相加算に際し、搬送波周波数偏差を仮定した重み付け、極性付けを行った系列を用意する際、極性のみで近似したことを特徴として構成構成される。

【0030】

【発明の実施の形態】以下、本発明の実施例について図面を参照しながら詳細に説明する。

【0031】図1は、本発明によるCDMA通信方式における高速セルサーチ方式を用いた第1の実施例である。

【0032】同図において、A～D変換後の受信信号（図面では省略）と位相シフト機能付き拡散信号発生回路1～1と乗算器2～1により掛け合わされ、逆拡散が行われる。この乗算結果は、加算器4～1とリングバッファ3～1の1信号分のバッファによって構成されたアクチュエータによって蓄えられる。これによって拡散前の単位信号継続時間周期で時間積分を行う機能を実現している。単位信号区間中、拡散前の信号は変化しないので、

逆拡散した上記の時間積分結果は拡散前の信号となる。

【0033】この様子をタイミングチャートで表したものが、図3の初めの部分である。同図で、単位時間当たりの時間積分は、時間と共に蓄積されていき、ノイズ成分も積分されていくが、統計的独立性によってノイズ成分の増加は信号成分の増加より少なくその分SNRが改善される。

【0034】図1に話を戻すと、上述の様に単位信号に渡って時間積分を行う動作は、次の信号に対しても同様に行われるが、その時リングバッファが回転して、新しいバッファにその積分結果が蓄積される。その動作はリングバッファのMに対して同様に行われ、最後の積分動作が完了すると、図2に示された極性に従って、各バッファの内容に対するシンボル加算を行う。ここで、図2はシンボル加算の極性と直交符号の関係の例であり、M=4の場合を示す。同様のことを図2に示された各直交符号に対して行うと、この加算結果が最大になるのは、

$$E[(X_1 + X_2 + \dots + X_M)^2] = E[X_1^2 + X_2^2 + \dots + X_M^2] = M \cdot E[X^2]$$

ここで、確率変数 X_1, X_2, \dots, X_M は同じ確率分布を持ち、その代表を X とした。

【0036】一方、信号Sの加算結果の電力は、 $M^2 S^2$ であるから、レベルに換算すると、M回の加算によって、信号成分はM倍に、ノイズ成分は $M^{1/2}$ になり、S/N比は $M^{1/2}$ 倍となって、改善されることが分かる。

【0037】CDMA通信方式の場合、信号成分に比較してノイズ成分が大きく、拡散前の単位信号継続時間と同程度の時間積分を行っただけでは期待するS/N比を稼ぐことが出来ないが、上述の方法によりS/N比を $M^{1/2}$ 倍に上げることが出来、拡散信号の同期捕捉の為の判定を実現することが可能となる。

【0038】次に、この判定結果を元に拡散符号の同期捕捉を行う動作を説明する。図1は、サーチ時間の短縮をはかる為、パラレル数k個でシリアルサーチとパラレルサーチを混合した構成をとっている。同図にはパラレルに構成したk番目のブロックが記載されているが、同様の構成のものがk個並んで1つのサーチ回路となっている。但し、位相シフト機能付き拡散信号発生回路1-1から1-kは、それぞれ位相が一定のシフトをもっており、それに伴って、リングバッファ3-1から3-kの単位信号に対する加算開始位置もシフトしている。従って各相関器に対応する相関値の最大値により拡散符号の同期捕捉が可能である。

【0039】図6は、本発明のCDMA用セルサーチ回路を直交検波に適用した場合の全体図である。同図において、10-1, 10-2は図1の第1の実施例で使われたものと同じセルサーチ回路を使用している。セレクタ10-1, 10-2はリングバッファの加算出力を選択する為のもので、各リングバッファがフルになった時選択される様になっている。この時、k個のリングバッ

拡散前のM個の信号のパターンと極性の組み合わせパターンが一致した時である。この一致した状態での時間積分の状態を図3に示す。図中●印と矢印で示した部分がバッファに蓄えられた積分結果を示している。M回の加算によってSNRが改善していく様子を示している。ここで、図3は単位信号辺りの時間積分と同相加算による信号の状態を表した図である。ところで、図2に示すように、各直交符号には対応するデータが割り付けられており、最大値検出することによって対応するデータを判別することができる。この動作即ち同相加算によって、各バッファに蓄えられたデータは、各バッファのノイズ成分を X_1, X_2, \dots, X_M とすると、その加算結果の電力は、その統計的独立性によって数1で表される。

【0035】

【数1】

20 ファに対して単位信号長内の位相シフト+単位シンボル長の位相シフト量を各リングバッファ加算のタイミング並びに拡散符号に与えておけばセレクタ以降の処理の負荷分散に役立つ。乗算器12-1と12-2及び加算器15は、I、Qそれぞれの二乗和を取り、電力を検出する為のものである。シフトレジスタ13と位相シフト機能付き拡散信号発生回路14は、セルサーチ回路10-1, 10-2内の乗算器に逆拡散用として拡散符号を供給する為のもので、この実施例の場合は、I系統、Q系統共に同じ拡散符号を使用したBPSK拡散を使用しているので、シフトレジスタからの拡散符号 $a_1 \sim a_k$ を共用している。また、 $a_1 \sim a_k$ は同一の符号を位相シフトしただけなので、シフトレジスタにより位相を変えて供給するようになっている。

【0040】このようにしてM個の同期加算した後、I, Qの二乗加算で電力に変換された信号は、Lフレーム電力加算器16によってLフレーム間に渡って電力加算を施され、レーレーフェージングの影響を軽減している。

【0041】この時、電力変換の代わりに、絶対値回路40 でその代用をはかり、回路規模を適宜軽減することはいうまでもない。

【0042】この様にして直交符号は受信されるが、そのフレーム構成を図4に示す。

【0043】本発明は基地局間非同期システムにおける高速セルサーチに関するものであり、異なる種類の拡散符号を各基地局が用いている。その為初期同期の過程で全ての種類の拡散符号のサーチをすることになるが、そのままやったのではサーチ時間の増加を招く。そこで、ショートコードのみで拡散されたロングコードマスクシンボルを用いて高速サーチを行っている。図4のフ

レーム構成でハッキングを施した箇所がロングコードマスクシンボルである。

【0044】本実施例では、Mシンボルによって構成された直交符号が周期的に送られしフレームで1つのロングコードを絞り込む（或いは特定する）為の情報を表す様になっている。Lフレームの内の1つはその情報のヘッダーとして使用しているので、 $(M-1)^{L-1}$ 個のロングコードを識別することが出来る。また、直交符号はフレーム内的一部を使用しており、ロングコードマスクシンボル中にシンボル間隔で相関が現れる。そこで鋭い自己相関を持つバーカー系列によってMシンボルのフレーム内の位置を特定精度を向上させることも可能である。図4はその時のフレーム構成を示している。このM個の直交符号Lフレーム分を検出すると、ショートコードのタイミングとロングコードのタイミング及びロングコードの識別が分かるので、それを元にロングコードの相関検出を行うことが出来、ロングコードマスクシンボルでのロングコード候補情報伝送により早い段階でのロングコード候補を絞り込むことが出来る。

【0045】ここで、電源投入直後のセルサーチは初期同期である為、キャリアの位相ずれを伴ったままの状態で検出する必要がある。従って、受信シンボルの極性はわからない。しかし本発明は、Mシンボルのアダマール行列やウェオルシュ行列等の直交ベクトルをMシンボルとして割り振っているのでキャリアの位相ずれを伴ったままでも検出することが出来る。L個のMシンボルの位置は図4の様にフレーム毎に割り振ることも可能だし、1フレーム内に纏めて配置することも可能である。

【0046】図5は、上述のロングコードの識別を行う様子を示したものである。図5において、初めの ν 個の区間はショートコードの同期を取る区間を示し、この区間で最初の直交符号の検出を行う。次に L 個の区間で残りの $L-1$ 個の直交符号の検出を行い、得られた情報からロングコードの識別を最後に行った例である。

【0047】本図と図1よりシリアル・パラレル混在のセルサーチを行った場合の1フレーム周期全ての状態を検査する為の時間を数2に示す。

【0048】

【数2】

$$\nu = \frac{P \cdot S}{C} \cdot 10 \text{ [ms]}$$

ここで、ショートコード周期をP、相関器のパラレル処理数をC、チップ当たりのサンプル数をS、1フレーム長を10msとした。

【0049】従って、回路規模による制限と必要とされるサーチ時間によってパラレル処理数Cを柔軟に選ぶことが出来る。

【0050】またMシンボルの直交符号によるロングコード情報に冗長度を持たせL個の検出途中フェージングによって検出出来なかつた箇所の修復を行い、フェージ

ング耐性を改善することも可能である。

【0051】例として $\nu=8$ 個(80ms)、 $L=10$ の場合のサーチ時間は $(8+10) \times \{10\text{ms}\} = 180\text{ms}$ となる。

【0052】図7はロングコード同定も含めたセルサーチ全件のブロック図である。同図で、ロングコードタイミング検出及びロングコード候補検出20は、上述の直交符号の極性の組み合わせをもとに直交符号の種別とその位置即ち、ロングコードのタイミングの検出を行っている。相関部21は、ショートコード発生回路を内部に持ち、相関器29によって得られた相関値をRAMによる同相加算用リングバッファ23に出力する。RAMによるリングバッファは図1と用じ機能をハードウェア規模を削減した形で実現したもので、最大値検出回路22内部にある直交符号制御回路によって、直交符号が取りうる極性の組み合わせを同相加算する。その結果得られたI系統、Q系統の同相加算値を二乗和回路24でパワーに変換してその結果を最大値検出回路22に出力する。最大値検出回路22は、チップカウンタとシンボルカウンタを有しており、最大値を有するチップ位置とシンボル位置及びその時の直交符号の極性を最大値レジスタに格納する。最終的に残った値をロングコード同定25に出力する。ロングコード同定25は、ロングコードタイミング検出及びロングコード候補検出20から送られた情報をもとに直交符号からデータの変換を行い、ロングコード絞り込み情報を検出する。その絞り込んだ情報をもとにその基地局固有のロングコードの同定を行っている。絞り込んだ情報は逐次ロングコード発生回路26に送られ、ロングコード用相関器28によって相関値を検出する。検出結果は最大値判定回路27により、最も相関のあるコードをロングコードと判断する。

【0053】RAMによる同相加算用リングバッファの詳細を図8に示す。マッチドフィルタ或いはシリアル・パラレル混在の相関器31によって逆拡散された情報をRAMによる同相加算用リングバッファ33に出力する。RAMによる同相加算用リングバッファは、外部からの制御によって、加算する極性を自由に設定することが出来、その極性に応じた同相加算値をI系統、Q系統それぞれ出力する。その二乗和の最大値を最大値検出回路32で検出するようになっている。

【0054】図9は移動局と基地局の搬送波間に周波数偏差がある場合に対応した同相加算で、シンボル加算時に、進み周波数($f + \delta f$)、同期周波数(f)、遅れ周波数($f - \delta f$)にそれぞれ対応した回転フェーザにより補正を掛けたものである。sin、cosのROMテーブルにより正確に相関比較対象を設けることも出来る。しかし、図9はROMテーブルを用いた簡単な回路で周波数偏差を補正した相関比較対象を設けた例で、シンボル間の周波数偏差による位相回転を進み周波数で $\pi/2$ とし、それぞれ加算と減算

50

で実現している。

【0055】図10に $m=4$ で直交符号による極性が++++の場合の例を示した。同図より、搬送波周波数偏差時同相加算の相関比較加算と減算とで実現出来る。

【0056】

【発明の効果】以上説明した様に、本発明のCDMA用高速セルサーチ方式を用いれば、ロングコードマスクシンボルM個のL回の繰り返しによって、ロングコードの識別或いは絞り込みを出来るようにし、同時にMシンボルに渡って同相加算を行っているので、早い段階でのロングコード候補を絞り込むことが可能で初期同期時間を短縮し、良好なCDMAシステムを提供することが出来る。

【0057】更に本発明は、電源投入直後の初期同期でレイク合成が使えないこと、マルチパスによって電力が分散され逆拡散後の信号成分が低いこと、キャリアの位相ズレを伴ったままの状態で検出する必要があること等、移動通信特有の厳しい環境下でもサーチ時間の短縮に大いに効果がある。

【0058】更に本発明は、I系統、Q系統それぞれ同相加算してSNRを上げたあとI、Qの二乗和をとりその値により直交符号の判定を行うことが出来るので、直交復調に適用することが出来る。

【0059】更に本発明は、直交符号に対応する極性で同相加算出来るMタップのリングバッファでシンボルレート毎に内容更新しその加算結果を元に直交符号の特定を行うので、ハードウェア規模を削減、低消費電力化に適したサーチ回路を提供することが出来る。

【0060】更に本発明は、Mシンボルのフレーム位置の特定にバーカー系列等の自己相関の鋭い符号を用いているので、シンボル毎に現れる相関に対して誤認識することなく、従ってサーチ時間を短縮することが出来る。

【0061】更に本発明は、シリアルサーチ・パラレルサーチ、或いはシリアル・パラレル混在サーチに適用することが可能で、実現可能な回路規模に応じてパラレル度、即ちサーチ時間を選ぶことが出来、設計に柔軟性を持たせることが出来る。

【0062】更に本発明は、Mシンボルによる直交符号のL回の繰り返しによって構成されるデータ中に冗長度を持たせることによりフェージング等で欠損したロングコード特定用データを修復出来るので、サーチのリトライ回数を減少させ全体としてサーチ時間の短縮が可能である。

【0063】更に本発明は、移動局における初期同期、即ち、搬送波やクロック同期を確立する前に拡散符号系列の同期を確立する必要があるが、搬送波周波数偏差がある状態でも比較的小規模な回路で周波数偏差に対応した同相加算により高速サーチが可能である。

【図面の簡単な説明】

【図1】本発明によるCDMA通信方式における高速セルサーチ方式を用いた第1の実施例を示す図である。

【図2】シンボル加算の極性と直交符号の関係の例を示す図である。

【図3】単位信号当たりの時間積分と同相加算による信号の状態を表した図である。

【図4】フレーム構成構成を示した図である。

【図5】Mシンボルの直交符号のL回の繰り返しでロングコードの識別を行った時のタイミングチャートを示す図である。

【図6】本発明を直交検波に適用した場合のセルサーチ回路であり第2の実施例を示す図である。

【図7】ロングコード同定回路も含めたセルサーチ全体のブロック図である。

【図8】RAMを用いた同相加算機能付きサーチ回路を示す図である。

【図9】搬送波周波数偏差対応同相加算のシンボル加算極性補正回転フェーザーを示した図である。

【図10】搬送波周波数偏差対応同相加算のシンボル加算極性補正表を示す図である。

【符号の説明】

1-1～1-k 位相シフト機能付き拡散信号発生回路

2-1～2-k 乗算器

3-1～3-k リングバッファ

4-1～4-k 加算器

5-1～5-k 加算器

10-1、10-2 セルサーチ回路

11-1、11-2 セレクタ

12-1、12-2 二乗回路

30 13 シフトレジスタ

14 位相シフト機能付き拡散信号発生回路

15 加算器

16 Lフレーム電力加算器

20 ロングコードタイミング検出及びロングコード候補検出

21 相関部

22 最大値検出回路

23 RAMによる同相加算用リングバッファ

24 二乗和回路

40 25 ロングコード同定

26 ロングコード発生回路

27 最大値判定回路

28 ロングコード用相関器

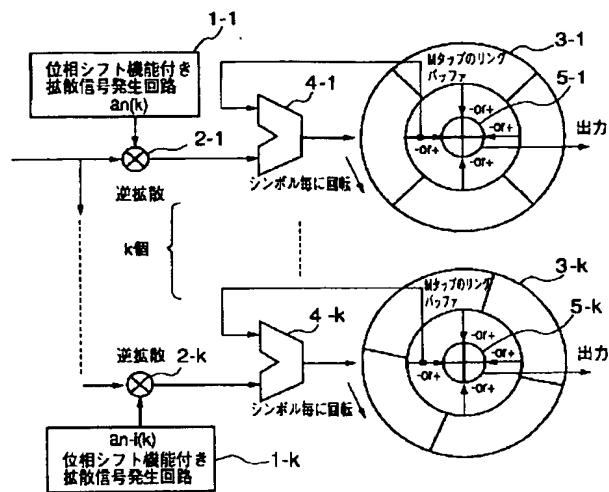
29 相関器

31 マッチドフィルタ或いはシリアル・パラレル混在相関器

32 最大値検出回路

33 RAMによる同相加算用リングバッファ

【図1】



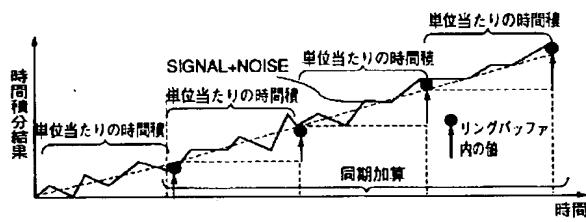
【図2】

シンボル(直交符号)	シンボル加算の属性(リングバッファ)	対応データ
1111	++++	11(ヘッダー)
1010	+---	10
1100	++--	01
1001	+---	00

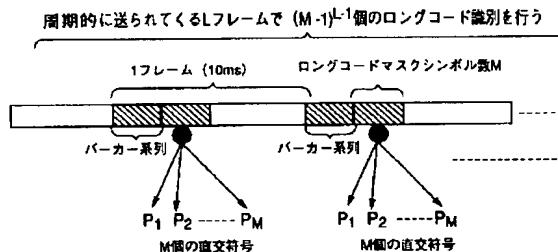
【図5】



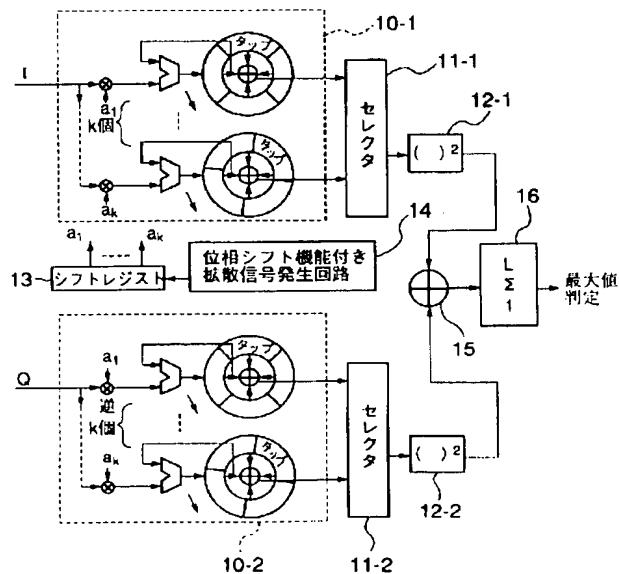
【図3】



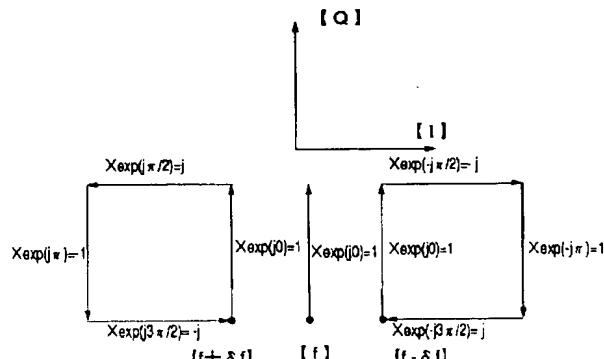
【図4】



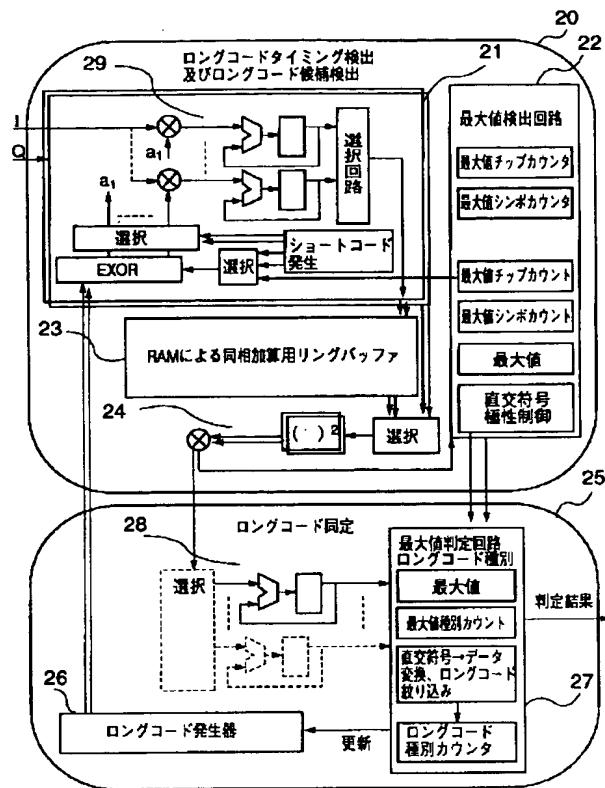
【図6】



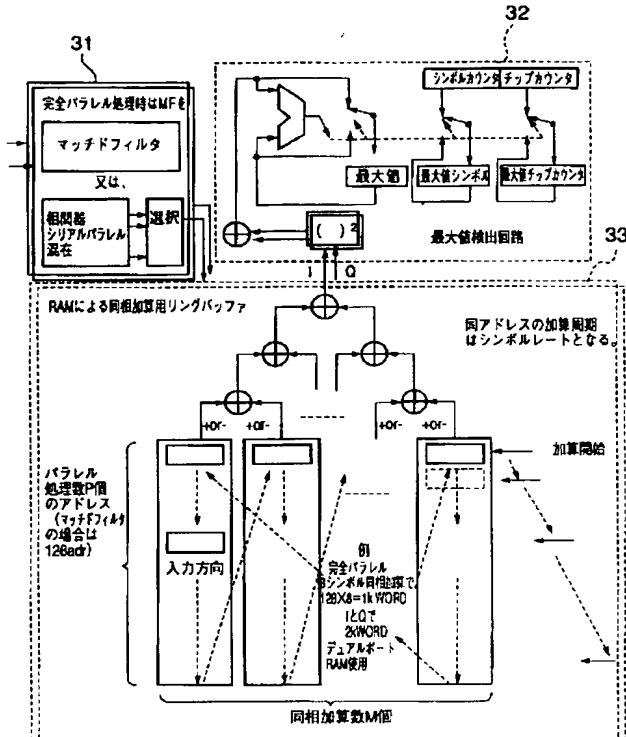
【図9】



【図 7】



【図 8】



【図 10】

周波数偏差	t+δt		t		t-δt	
	I	Q	I	Q	I	Q
t ₀	a	b	a	b	a	b
t ₁	-b	a	a	b	b	-a
t ₂	-a	-b	a	b	-a	-b
t ₃	b	-a	a	b	-b	a

● 搬送波周波数偏差時同相加算

$$[t+\delta t] \quad I : I(t=t_0) - Q(t=t_1) - I(t=t_2) + Q(t=t_3) \\ Q : Q(t=t_0) + I(t=t_1) - Q(t=t_2) - I(t=t_3)$$

$$[t] \quad I : I(t=t_0) + I(t=t_1) + I(t=t_2) + I(t=t_3) \\ Q : Q(t=t_0) + Q(t=t_1) + Q(t=t_2) + Q(t=t_3)$$

$$[t-\delta t] \quad I : I(t=t_0) + Q(t=t_1) - I(t=t_2) - Q(t=t_3) \\ Q : Q(t=t_0) - I(t=t_1) - Q(t=t_2) + I(t=t_3)$$

フロントページの続き

(56)参考文献 特開 平10-164012 (J P. A)
特開 平2-189041 (J P. A)
特開 平3-88526 (J P. A)
特表 平6-501349 (J P. A)
国際公開95/22213 (WO. A1)
樋口ほか、「ロングコードを用いたD
S-C DMA 基地局間非同期セルラ方式
における2段階高速セルサーチ法」、電
子情報通信学会技術研究報告 Vol. 96
No. 213、1996年8月9日、RCS
96-74、p p. 51-56

(58)調査した分野(Int. Cl. 6. DB名)

H04J 13/00
H04B 7/26

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.